




IFW

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

I hereby certify that this correspondence is being deposited with the U.S. Postal Service as first class mail in an envelope addressed to Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450 on June 16, 2004.



Signature

Applicant : Ki-Dong Kim, et al.
Application No. : 10/791,197
Filed : March 2, 2004
Title : PLASMA DISPLAY PANEL

Grp./Div. : 2879
Examiner : To be determined

Docket No. : 51110/DBP/Y35

**LETTER FORWARDING CERTIFIED
PRIORITY DOCUMENT**

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

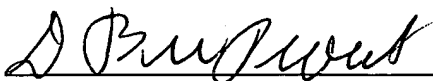
Post Office Box 7068
Pasadena, CA 91109-7068
June 16, 2004

Commissioner:

Enclosed is a certified copy of Korea patent Application No. 2003-0013421, which was filed on March 4, 2003, the priority of which is claimed in the above-identified application.

Respectfully submitted,

CHRISTIE, PARKER & HALE, LLP

By 

D. Bruce Prout
Reg. No. 20,958
626/795-9900

DBP/dg

Enclosure: Certified copy of patent application
DLG PAS569819.1-*06/15/04 7:54 AM



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출 원 번 호 : 10-2003-0013421
Application Number

출 원 년 월 일 : 2003년 03월 04일
Date of Application MAR 04, 2003

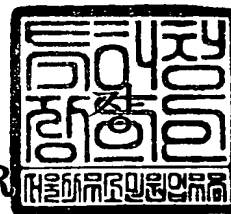
출 원 인 : 삼성에스디아이 주식회사
Applicant(s) SAMSUNG SDI CO., LTD.



2003 년 09 월 17 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0001
【제출일자】	2003.03.04
【발명의 명칭】	플라즈마 디스플레이 패널
【발명의 영문명칭】	PLASMA DISPLAY PANEL
【출원인】	
【명칭】	삼성에스디아이 주식회사
【출원인코드】	1-1998-001805-8
【대리인】	
【명칭】	유미특허법인
【대리인코드】	9-2001-100003-6
【지정된변리사】	오원석
【포괄위임등록번호】	2001-041982-6
【발명자】	
【성명의 국문표기】	김기동
【성명의 영문표기】	KIM,KI DONG
【주민등록번호】	700225-1683910
【우편번호】	330-090
【주소】	충청남도 천안시 쌍용동 주공9단지 402동 806호
【국적】	KR
【발명자】	
【성명의 국문표기】	허은기
【성명의 영문표기】	HEO,EUN GI
【주민등록번호】	660124-1480611
【우편번호】	330-190
【주소】	충청남도 천안시 청수동 261번지 LG.SK아파트 109동 1503호
【국적】	KR
【발명자】	
【성명의 국문표기】	강영철
【성명의 영문표기】	KANG,YOUNG CHEUL



1020030013421

출력 일자: 2003/9/20

【주민등록번호】 600102-1889817
【우편번호】 330-090
【주소】 충청남도 천안시 쌍용동 극동아파트 1동 203호
【국적】 KR
【심사청구】 청구
【취지】 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인
유미특허법인 (인)
【수수료】
【기본출원료】 16 면 29,000 원
【가산출원료】 0 면 0 원
【우선권주장료】 0 건 0 원
【심사청구료】 5 항 269,000 원
【합계】 298,000 원
【첨부서류】 1. 요약서·명세서(도면)_1통

**【요약서】****【요약】**

본 발명은 플라즈마 디스플레이 패널에 관한 것으로서, 이 패널은 임의의 간격을 두고 실질적으로 평행하게 배치되는 제 1 및 제 2 기판; 상기 제 1 기판 위에 형성되는 다수의 어드레스 전극들; 상기 어드레스 전극들을 덮으면서 제 1 기판 전면에 형성되는 제 1 유전층; 상기 제 1 유전층과 소정의 높이로 제공되며, 방전 공간을 형성하는 다수의 격벽들; 상기 방전 공간 내에 형성되는 형광층; 상기 제 1 기판에 대향하는 제 2 기판의 일면에 상기 어드레스 전극들과 직교 상태로 배치되는 다수의 방전유지 전극들; 상기 방전유지 전극들을 덮으면서 상기 제 2 기판 전면에 형성되는 제 2 유전층; 및 상기 제 2 유전층을 코팅하며, MgO를 포함하고 Si 및 Fe 도펀트 원소를 포함하는 보호막으로 구성된다.

본 발명의 플라즈마 디스플레이 패널은 Si과 Fe를 특정 함량으로 포함하는 보호막을 포함함에 따라 방전 지연 시간을 단축시킬 수 있어 화면 품질을 개선시킬 수 있다.

【대표도】

도 2

【색인어】

플라즈마디스플레이패널, Si, Fe, 방전지연시간

【명세서】

【발명의 명칭】

플라즈마 디스플레이 패널{PLASMA DISPLAY PANEL}

【도면의 간단한 설명】

도 1은 MgO의 모폴로지에 따른 방전 지연 시간을 나타낸 그래프.

도 2는 본 발명의 플라즈마 디스플레이 패널의 구조를 개략적으로 나타낸 단면도.

도 3은 본 발명의 실시예 1 내지 3 및 비교예 1 내지 2의 방전 지연 시간을 나타낸 그래프.

도 4는 본 발명의 참고예 1 내지 3 및 비교예 3 내지 4의 방전 지연 시간을 나타낸 그래프.

도 5는 본 발명의 참고예 1 내지 4 및 비교예 3 내지 4의 방전 지연 시간을 나타낸 그래프.

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<6> [산업상 이용 분야]

<7> 본 발명은 플라즈마 디스플레이 패널에 관한 것으로서, 보다 상세하게는 표시 품질이 개선되고 통계적 지연 시간이 짧은 플라즈마 디스플레이 패널에 관한 것이다.

<8> [종래 기술]

- <9> 플라즈마 디스플레이 패널(plasma display panel)은 플라즈마 현상을 이용한 표시 장치로서, 비진공 상태의 기체 분위기에서 공간적으로 분리된 두 접전간에 어느 이상의 전위차가 인가되면 방전이 발생되는데, 이를 기체 방전 현상으로 지칭한다.
- <10> 플라즈마 표시 소자는 이러한 기체 방전 현상을 화상 표시에 응용한 평판 표시 소자로서, 그 사이에 방전 기체가 충전된 두 기판에 전극을 교차대향시키는 매트릭스(matrix) 구조를 기본적으로 가지게 된다.
- <11> 이러한 플라즈마 표시 소자는 직류형과 교류형이 있으며, 이 중에서 교류형이 가장 널리 사용되고 있다.
- <12> 교류형 플라즈마 표시 소자는 방전 기체가 충전된 두 기판)에 전극을 교차대향 배열하여 격벽으로 구획한 기본적 구조를 가지는데, 어느 한 전극 상에 벽전하를 형성하는 유전층이 피복되고 대향층의 전극에 형광층이 형성된다.
- <13> 상기 전극, 격벽, 유전층 등은 경제적인 면을 고려하여 일반적으로 인쇄 공정으로 형성됨에 따라 막이 두껍게 형성되고 이에 따라 박막 공정에 비해 성막 상태가 상당히 불량하다.
- <14> 따라서 방전에 의해 발생한 전자 및 이온의 스퍼터링(sputtering)에 의해 유전층과 그 하부의 전극이 손상되어 교류형 플라즈마 디스플레이 소자의 수명을 단축시키는 문제가 발생된다.
- <15> 이를 해결하여 방전시의 이온 충격의 영향을 감소시키기 위하여, 유전층 상에 수백 nm 정도의 얇은 두께로 보호막을 형성한다. 일반적으로 보호막 재료로는 MgO를 사용하고 있다. MgO로 된 보호막은 방전 잔압을 낮추며 스퍼터링에 의해 유전층을 보호함으로써 교류형 플라즈마 디스플레이 소자의 수명을 연장시킬 수 있다.

<16> 상기 보호막은 가열 증착 등 성막 조건에 따라 특성이 크게 변화되어 일정한 표시 품질을 유지하기가 힘들다. 즉, 상기 보호막은 주사 방전 지연(Address Discharge Delay)에 따른 검은 노이즈(black noise), 즉 발광하도록 선택된 셀이 발광하지 않는 현상인 주사 빠짐(Address Miss)이 발생되기 쉽다. 이러한 검은 노이즈의 발생은 스크린 내의 발광 영역과 비발광 영역 사이의 경계에서 쉽게 일어날 수 있지만 특정 장소에서 나타나며, 상기 주사 빠짐 현상은 주사 방전(Address Discharge)이 없거나 심지어 주사 방전이 실행될 때 그 강도가 낮음에 의해 야기된다.

<17> 이를 방지하기 위하여, MgO의 모폴로지(morphology)에 따른 주사 방전 지연 시간(Address Discharge Delay)을 연구하였으며, 그에 대한 결과를 도 1에 나타내었다. 도 1에 나타난 것과 같이, MgO의 모폴로지가 소결체의 경우 방전 지연 시간이 약간 감소하고, 또한 온도가 올라갈수록 다소 감소하나 여전히 1600ns를 넘는 큰 방전 지연 시간을 갖음을 알 수 있다.

<18> 또한, 일본 특허 공개 평 10-334809 호에 Si을 500 내지 10000ppm 포함하는 산화마그네슘 보호막에 대하여 기술되어 있다. 그러나 이 특허의 내용으로도 여전히 방전 지연 시간을 만족할만한 수준으로 감소시키기 어려웠다.

【발명이 이루고자 하는 기술적 과제】

<19> 본 발명은 상술한 문제점을 해결하기 위한 것으로서, 본 발명의 목적은 표시 품질이 개선되고 통계적 지연 시간이 짧은 플라즈마 디스플레이 패널용 보호막 조성물을 제공하는 것이다.

<20> 본 발명은 상기 조성물을 사용하여 제조된 보호막을 포함하는 플라즈마 디스플레이 패널을 제공하는 것이다.



【발명의 구성 및 작용】

<21> 상기 목적을 달성하기 위하여, 본 발명은 임의의 간격을 두고 실질적으로 평행하게 배치되는 제 1 및 제 2 기판; 상기 제 1 기판 위에 형성되는 다수의 어드레스 전극들; 상기 어드레스 전극들을 덮으면서 제 1 기판 전면에 형성되는 제 1 유전층; 상기 제 1 유전층과 소정의 높이로 제공되며, 방전 공간을 형성하는 다수의 격벽들; 상기 방전 공간 내에 형성되는 형광층; 상기 제 1 기판에 대향하는 제 2 기판의 일면에 상기 어드레스 전극들과 직교 상태로 배치되는 다수의 방전유지 전극들; 상기 방전유지 전극들을 덮으면서 상기 제 2 기판 전면에 형성되는 제 2 유전층; 및 상기 제 2 유전층을 코팅하며, MgO를 포함하고 Si 및 Fe 도펀트 원소를 포함하는 보호막을 포함하는 플라즈마 디스플레이 패널을 제공한다.

<22> 이하 본 발명을 보다 상세하게 설명한다.

<23> 본 발명은 플라즈마 디스플레이 패널의 보호막에 관한 것이다. 본 발명의 플라즈마 디스플레이 패널에서 보호막은 기본 재료인 MgO와 도판트(dopant)로서 Si와 Fe를 포함한다. 상기 보호막에서 Si의 함량은 50 내지 500ppm이 바람직하며, 80 내지 350ppm이 보다 바람직하다. Si의 함량이 상기 범위를 만족할 때 방전 지연 시간이 가장 짧아지므로, 50ppm보다 작거나 500ppm을 초과하는 경우에는 방전 지연 시간이 증가하여 바람직하지 않다. 상기 Fe의 함량은 15 내지 90ppm이 바람직하며, 20 내지 70ppm이 보다 바람직하다. Fe의 함량에 따라 방전 지연 시간을 조절할 수 있으므로, 상기 범위를 벗어나는 경우에는 바람직하지 않은 방전 지연 시간이 나타나는 문제점이 있다.

<24> 상기 보호막을 갖는 본 발명의 플라즈마 디스플레이 패널의 일 예를 도 2에 나타내었다. 도 2에 나타낸 것과 같이, 본 발명의 플라즈마 디스플레이 패널은 임의의 간격을 두고 실질적으로 평행하게 배치되는 제 1 기판 및 제 2 기판(11, 1)(이하, 제 1 기판 및 제 2 기판을 편의



상 각각 "하부 기판" 및 "상부 기판"이라 칭한다)을 포함한다. 상기 하부 기판(11) 위에는 다수의 어드레스 전극들(13)이 형성되어 있으며, 유전층(15)이 상기 어드레스 전극(13)들을 덮으면서 상기 하부 기판(11) 전면에 형성되어 있다.

<25> 상기 유전층(15) 위에는 소정의 높이로 형성되어 방전 공간을 형성하는 다수의 격벽(17)들이 형성되어 있고, 상기 유전층(15) 상부와 격벽(17) 측면에 형광층(19)이 형성되어 있다.

<26> 또한, 상기 하부 기판(11)에 대향하는 상부 기판(1)의 일면에는 상기 어드레스 전극(13)들과 직교 상태로 배치되는 다수의 방전 유지 전극(3)들과 상기 방전유지 전극들을 덮으면서 상기 상부 기판 전면에 형성되는 유전층(7)이 형성되어 있다. 이 유전층(7) 위에 MgO를 포함하고, Si 및 Fe 도판트 원소를 포함하는 본 발명의 보호막(9)이 형성되어 있다.

<27> 상술한 구조를 갖는 본 발명의 플라즈마 디스플레이 패널의 제조 방법은 당해 분야에 널리 알려진 내용이므로 당해 분야에 종사하는 사람들에게는 충분히 이해될 수 있는 내용이므로 본 명세서에서 상세한 설명은 생략한다. 다만, 본 발명의 주요 특징은 보호막의 형성 공정에 대하여만 상세히 설명하기로 한다.

<28> 본 발명의 보호막은 페이스트를 이용한 후막 인쇄법과 플라즈마를 이용한 증착법으로 형성될 수 있으며, 이 중에서 후막 인쇄법은 이온의 충격에 의한 스퍼터링에 상대적으로 약하고, 2차 전자 방출에 의한 방전 유지 전압과 방전 개시 전압의 감소를 기대하기 어려워 플라즈마를 이용한 증착법을 사용하는 것이 바람직하다.

<29> 상기 플라즈마 증착법으로 보호막을 형성하는 방법은 전자빔 증착법, 이온 플레이팅법 그리고 마그네트론 스퍼터링법 등을 사용할 수 있다. 이때, 사용되는 주재료인 MgO에 대하여 도판트인 Si의 함량이 50 내지 500ppm이 되도록 사용하는 것이 바람직하며, 80 내지 350ppm이



되도록 사용하는 것이 보다 바람직하며, 도판트인 Fe의 함량이 15 내지 90ppm이 되도록 사용하는 것이 바람직하며, 20 내지 70ppm이 되도록 사용하는 것이 보다 바람직하다.

<30> 이하 본 발명의 바람직한 실시예 및 비교예를 기재한다. 그러나 하기한 실시예는 본 발명의 바람직한 일 실시예일 뿐 본 발명이 하기한 실시예에 한정되는 것은 아니다.

<31> (실시예 1)

<32> 소다석회 유리로 제조된 상부 기판 위에 인듐 틴 옥사이드 도전체 재료를 이용하여 방전 유지 전극을 통상의 방법으로 스트라이프 상으로 형성하였다.

<33> 이어서, 납계 유리의 페이스트를 상기 방전 유지 전극이 형성된 상부 기판의 전면에 걸쳐 코팅하고 소성하여 유전층을 형성하였다.

<34> 상기 유전 층에 스퍼터링 방법을 이용하여 MgO, Si 및 Fe을 포함하는 보호막을 제조하여 상부 패널을 제조하였다. 이때, MgO에 대한 Si 함량이 200ppm이 되도록 하였고, Fe의 함량은 15ppm이 되도록 하였다.

<35> (실시예 2)

<36> MgO에 대한 Fe 함량을 50ppm으로 변경한 것을 제외하고는 상기 실시예 1과 동일하게 실시하였다.

<37> (실시예 3)

<38> MgO에 대한 Fe 함량을 90ppm으로 변경한 것을 제외하고는 상기 실시예 1과 동일하게 실시하였다.

<39> (비교예 1)



- <40> MgO에 대한 Fe 함량을 10ppm으로 한 것을 제외하고는 상기 실시예 1과 동일하게 실시하였다.
- <41> (비교예 2).
- <42> MgO에 대한 Fe 함량을 150ppm으로 한 것을 제외하고는 상기 실시예 1과 동일하게 실시하였다.
- <43> 상기 실시예 1 내지 3 및 비교예 1 내지 2의 Fe의 함량에 따른 방전 지연 시간을 측정하여 그 결과를 도 3에 나타내었다. 방전 지연 시간은 MgO가 외부 온도 변화에 민감한 물질이므로, Si 및 Fe의 함량이 MgO의 이러한 영향을 얼마나 감소시킬 수 있는지를 알아보기 위하여, 제조된 플라즈마 디스플레이 패널을 저온(-10℃), 상온(25℃) 및 고온(70℃)에서 작동시켜 각각의 방전 지연 시간을 측정하였다. 도 3에 나타낸 것과 같이, Si 함량이 200ppm이고, Fe의 함량이 15 내지 90ppm에 속하는 실시예 1 내지 3의 경우 Fe의 함량이 10ppm(비교예 1)이거나 150ppm(비교예 2)인 경우보다 방전 지연 시간이 짧으므로 검은 노이즈 현상을 개선시킬 수 있음을 알 수 있다.
- <44> * Si 함량에 따른 방전 지연 시간 측정
- <45> (참고예 1)
- <46> MgO에 대한 Si 함량을 50ppm으로 변경하고, Fe을 첨가하지 않은 것을 제외하고는 상기 실시예 1과 동일하게 실시하였다.
- <47> (참고예 2)
- <48> MgO에 대한 Si 함량을 250ppm으로 변경한 것을 제외하고는 상기 참고예 1과 동일하게 실시하였다.



<49> (참고예 3)

<50> MgO에 대한 Si 함량을 500ppm으로 변경한 것을 제외하고는 상기 참고예 1과 동일하게 실시하였다.

<51> (참고예 4)

<52> MgO에 대한 Si 함량을 1500ppm으로 변경한 것을 제외하고는 상기 참고예 1과 동일하게 실시하였다.

<53> (비교예 3)

<54> MgO에 대한 Si 함량을 15ppm으로 변경한 것을 제외하고는 상기 참고예 1과 동일하게 실시하였다.

<55> (비교예 4)

<56> MgO에 대한 Si 함량을 5000ppm으로 한 것을 제외하고는 상기 실시예 1과 동일하게 실시하였다.

<57> 상기 참고예 1, 2, 3 및 4와, 비교예 3 내지 4의 Si 함량에 따른 방전 지연 시간을 측정하여, 그 결과를 도 4에 나타내었다. 이때 방전 지연 시간도 도 3에 나타낸 결과와 같이, 외부 온도에 따른 방전 지연 시간 변화도 알아보기 위하여 -10°C , 25°C 및 70°C 에서 작동시켜 각각의 방전 지연 시간을 측정하였다.

<58> 아울러, 참고예 1 내지 4 및 비교예 3 내지 4의 Si 함량 및 온도에 따른 방전 지연 시간을 측정하여 그 결과를 도 5에 나타내었다. 도 5에 나타낸 것과 같이, Si을 50 내지 500ppm의 범위로 첨가시킬 경우에는 온도에 따른 방전 지연시간 변화가 거의 없어 외부 환경에 상관없이 일정한 표시 품질을 나타낼 수 있음을 알 수 있다.

【발명의 효과】

<59> 상술한 바와 같이, 본 발명의 플라즈마 디스플레이 패널은 Si과 Fe를 특정 함량으로 포함하는 보호막을 포함함에 따라 방전 지연 시간을 단축시킬 수 있어 화면 품질을 개선시킬 수 있다.



【특허청구범위】

【청구항 1】

임의의 간격을 두고 실질적으로 평행하게 배치되는 제 1 및 제 2 기판;

상기 제 1 기판 위에 형성되는 다수의 어드레스 전극들;

상기 어드레스 전극들을 덮으면서 제 1 기판 전면에 형성되는 제 1 유전층;

상기 제 1 유전층과 소정의 높이로 제공되며, 방전 공간을 형성하는 다수의 격벽들;

상기 방전 공간 내에 형성되는 형광층;

상기 제 1 기판에 대향하는 제 2 기판의 일면에 상기 어드레스 전극들과 직교 상태로 배치되는 다수의 방전유지 전극들;

상기 방전유지 전극들을 덮으면서 상기 제 2 기판 전면에 형성되는 제 2 유전층; 및

상기 제 2 유전층을 코팅하며, MgO를 포함하고 Si 및 Fe 도펀트 원소를 포함하는 보호막

을 포함하는 플라즈마 디스플레이 패널.

【청구항 2】

제 1 항에 있어서, 상기 보호막은 Si를 50 내지 500ppm의 양으로 포함하는 것인 플라즈마 디스플레이 패널.

【청구항 3】

제 2 항에 있어서, 상기 보호막은 Si를 80 내지 350ppm의 양으로 포함하는 것인 플라즈마 디스플레이 패널.

【청구항 4】

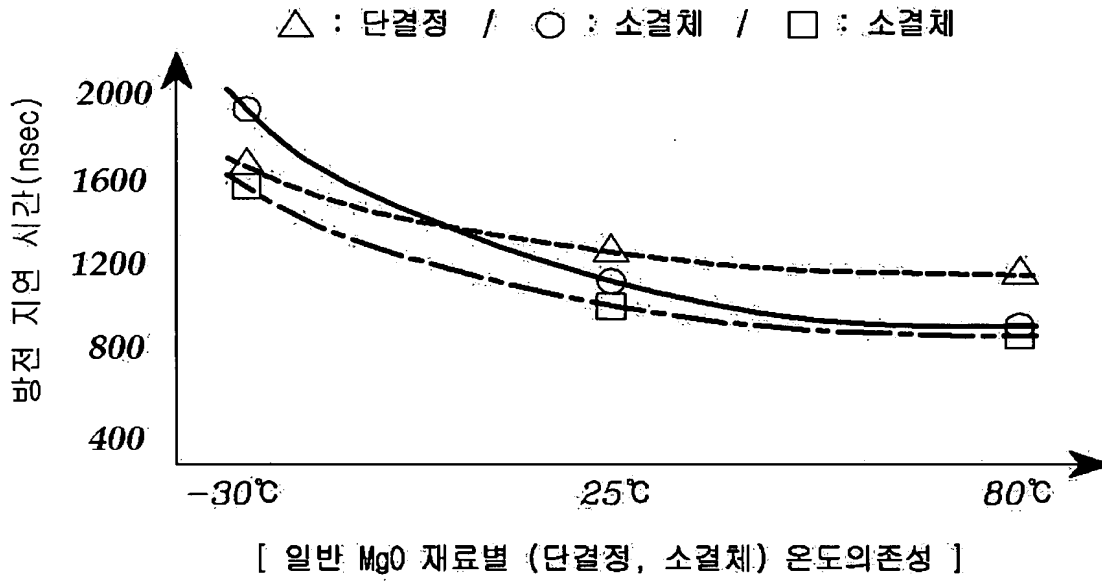
제 1 항에 있어서, 상기 보호막은 Fe을 15 내지 90ppm의 양으로 포함하는 것인 플라즈마 디스플레이 패널.

【청구항 5】

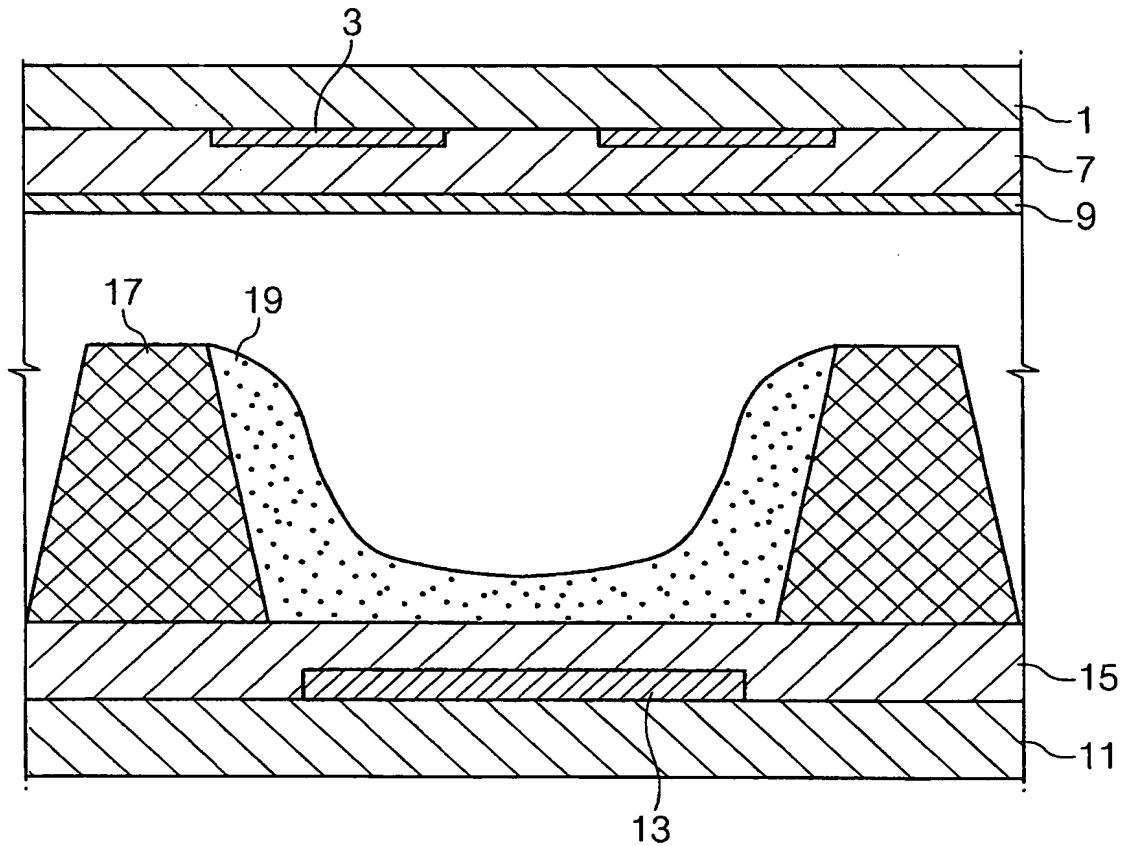
제 4 항에 있어서, 상기 보호막은 Fe을 20 내지 70ppm의 양으로 포함하는 것인 플라즈마 디스플레이 패널.

【도면】

【도 1】

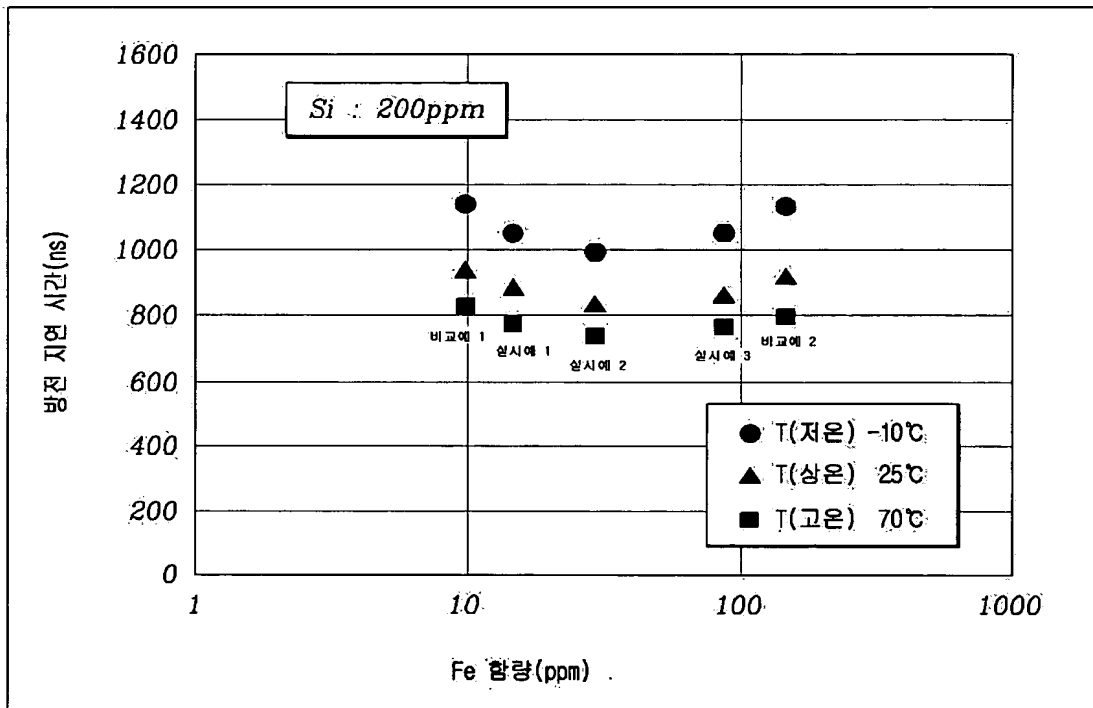


【도 2】

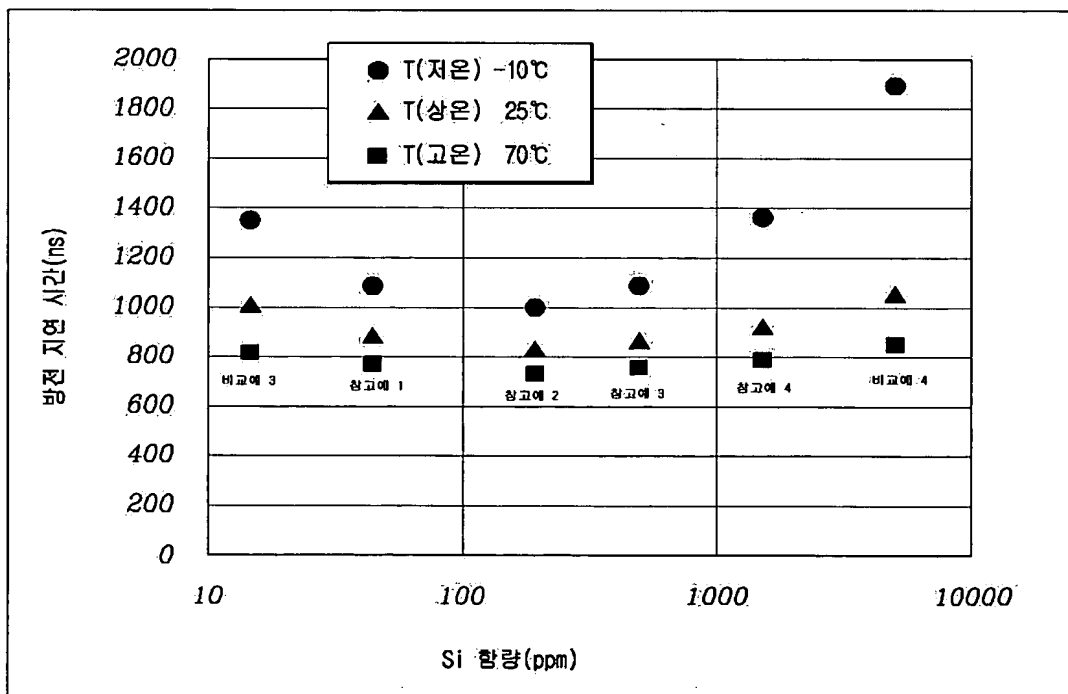




【도 3】



【도 4】



【도 5】

